

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 11027524
PUBLICATION DATE : 29-01-99

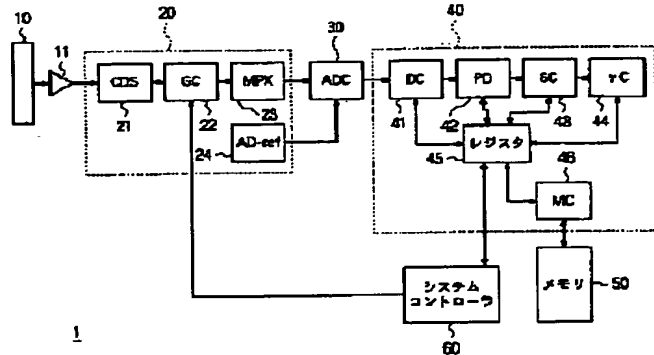
APPLICATION DATE : 01-07-97
APPLICATION NUMBER : 09175738

APPLICANT : SONY CORP;

INVENTOR : KOTAKE TOSHIAKI;

INT.CL. : H04N 1/401

TITLE : SCANNER AND SIGNAL PROCESSING METHOD



ABSTRACT : PROBLEM TO BE SOLVED: To attain proper shading correction with a simple configuration by scanning a reference image for several times and using its mean value as reference data.

SOLUTION: A line sensor 10 scans a black/write reference board, an analog signal processing section 20 processes an image, an A/D converter 30 converts the result into a digital signal, and the digital signal is fed to a digital signal processing section 40. An address of each base area of R, G, B signals of a 1st pixel of an image signal is read from a memory 50 and the R, G, B signals are rewritten in each address. Such a processing is conducted for 1st, 5th, 9th and 13th line periods to obtain a signal for each pixel equipment to 4 lines. Then the data are read from a work area and accumulated to obtain a mean value of the data equipment to 4 lines for a period of 18th to 20th as the reference data. Thus, the reference data without fluctuation in the linear sensor and noise are obtained, while the capacity of the memory required for the processing is set constant.

COPYRIGHT: (C)1999,JPO

This Page Blank (uspto)

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-27524

(43)公開日 平成11年(1999) 1月29日

(51)Int.Cl.⁶

H 0 4 N 1/401

識別記号

F I

H 0 4 N 1/40

1 0 1 A

審査請求 未請求 請求項の数 8 O L (全 11 頁)

(21)出願番号 特願平9-175738

(22)出願日 平成9年(1997) 7月1日

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川 6丁目7番35号

(72)発明者 小竹 利明

東京都品川区北品川 6丁目7番35号 ソニ

ー株式会社内

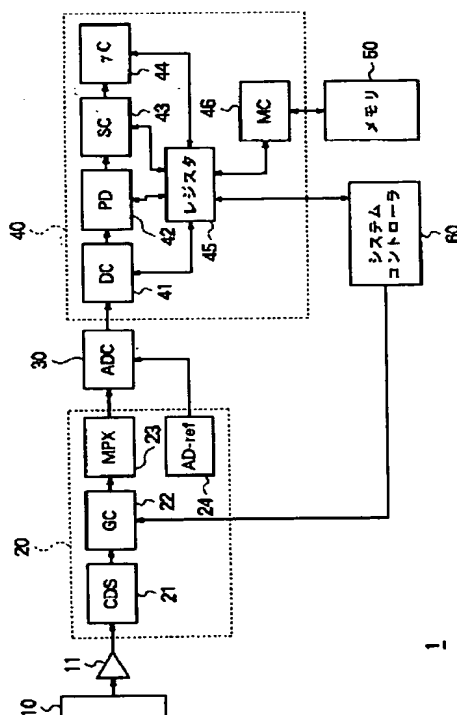
(74)代理人 弁理士 佐藤 隆久

(54)【発明の名称】 スキャナ装置および信号処理方法

(57)【要約】

【課題】簡単な構成・処理で精度よいシェーディング補正のためのリファレンスデータを得られるようにした。

【解決手段】黒または白の基準板を複数回走査し、その平均値を求めることによりリファレンスデータを求めることにより、リニアセンサの特性であるゆらぎや、回路計のノイズなどに影響を少なくした、より適切なリファレンスデータを得るようにした。その平均値を求める際に1ライン走査することにより得られたデータを累積していくようにし、リファレンスデータの取り得る範囲を考慮して必要なビットのみを記憶するようにし、さらに各データをワードの境界に関係なくパックして記憶するようにしたので、そのような処理を行ってもメモリ容量を少なくすることができ、また処理も簡単で済む。



【特許請求の範囲】

【請求項1】被読み取り媒体を走査する直前に、所定の基準画像を予め定めた所定回数走査するセンサ手段と、前記所定回数の前記所定の基準画像に対する走査による、前記センサ手段より出力される各信号の平均値を求める平均値算出手段と、

前記検出された各信号の平均値を当該信号のリファレンスデータとしてシェーディング補正を行うシェーディング補正手段とを有するスキャナ装置。

【請求項2】前記センサ手段により走査可能な視野内であって、前記被読み取り媒体を走査可能な範囲外に設けられ、前記センサ手段の主走査方向の長さに相当する幅を有し、基準の黒色および白色を示す黒基準板および白基準板をさらに有し、

前記センサ手段は、前記被読み取り媒体を走査する直前に、要求に応じて前記黒基準板および前記白基準板の両方または一方を前記予め定めた所定回数走査し、前記平均値算出手段は、前記黒または白の各基準板に対する走査ごとに、前記平均値を求め、

前記シェーディング補正手段は、前記検出された各平均値を黒リファレンスデータおよび白リファレンスデータとして、前記シェーディング補正を行う請求項1記載のスキャナ装置。

【請求項3】前記平均値算出手段は、前記所定の基準画像に対する走査による前記センサ手段の各出力信号を順次累積し、前記所定回数の走査による当該各信号の累積値を求める累積手段と、前記累積された各信号ごとの出力信号を前記走査回数で除して前記各信号の平均値を求める除算手段とを有する請求項1記載のスキャナ装置。

【請求項4】前記センサ手段が前記基準画像を走査して得られる各出力信号および前記リファレンスデータを記憶する記憶手段をさらに有し、前記センサ手段は、前記基準画像を走査して得られた出力信号の各信号を前記記憶手段の所定の記憶領域に各々記憶し、

前記累積手段は、前記記憶手段の所定の記憶領域に記憶された前記走査による各出力信号を、前記記憶手段の所定の領域に記憶されているそれまでの当該所定の基準画像に対する走査による当該各出力信号の累積値にさらに累積し、該累積値を前記累積値が記憶されていた前記所定の領域に各々記憶する請求項3記載のスキャナ装置。

【請求項5】前記センサ手段が前記基準画像を走査して得られる各出力信号および前記リファレンスデータのいずれかまたはその両方は、前記基準画像を走査した結果の信号としてあるいは前記リファレンスデータとして取り得ると規定される範囲の中で有効なビットのみが抽出されて前記記憶手段に記憶される請求項4記載のスキャナ装置。

【請求項6】前記記憶手段は、前記基準画像を走査して得られる各出力信号および前記リファレンスデータのいずれかまたはその両方の、前記有効なビットで示されたデータを記憶する前記各所定の記憶領域を、全体の記憶容量が少なくなるように、当該記憶手段の入出力に適した単位に係わらず順次詰めて確保することを特徴とする請求項5記載のスキャナ装置。

【請求項7】前記センサ手段は、所定周期の所定のライン期間に前記基準画像および前記被読み取り媒体に対する1ラインの走査を行うものであって、前記被読み取り媒体に対する走査を行う時には前記各ライン期間に順次走査を行い、前記基準画像に対する走査を行う時には、当該走査により得られた出力信号を前記累積手段による累積処理に供するのに必要な期間に相当するライン期間間隔をおいて、当該走査を行う請求項3記載のスキャナ装置。

【請求項8】画像入力装置のシェーディング補正回路で用いる黒または白のリファレンスデータを得るための方法であって、センサにより走査可能な視野内であって被読み取り媒体を走査可能な範囲外に、前記センサの主走査方向の長さに相当する幅を有し、基準の黒色および白色を示す黒基準板および白基準板の両方または一方を設け、前記被読み取り媒体を走査する直前に、要求に応じて前記黒基準板および前記白基準板の両方または一方を前記予め定めた所定回数走査し、前記黒基準板および白基準板に対して順次行われる走査により前記センサより出力される各信号を各々順次累積し、前記所定回数の走査により得られた前記各信号ごとの累積値を前記走査回数で除して前記各信号の平均値を当該信号のリファレンスデータとして求める信号処理方法。

【発明の詳細な説明】**【0001】**

【発明の属する技術分野】本発明は、適切なリファレンスデータを獲得して適切にシェーディング補正を行うことができるスキャナ装置、および、そのような適切なシェーディング補正のためのリファレンスデータを獲得することのできる信号処理方法に関する。

【0002】

【従来の技術】スキャナなどの静止画像読み取り装置において、光源やレンズの周辺減光や、リニアセンサなどの画像読み取りデバイスの感度不均一性などによる輝度むらを補正するために、シェーディング補正が行われる。また、ハイライト/シャドウ部の白バランス/黒バランスを取るという点においても、シェーディング補正は用いられている。このシェーディング補正は、実際に原稿を読み取る前に、白または黒の基準板を読み込み、その時に得られた信号をリファレンスデータとして記憶しておき、実際に原稿などを読み取る際に、その黒およ

び白のリファレンスデータを用いて検出した信号を正規化することにより行う。

【0003】

【発明が解決しようとする課題】しかしながら、そのようなシェーディング補正を行う場合に、黒および白のリファレンスデータが適切に得られないために、適切にシェーディング補正が行えない場合があるという問題がある。前述したような、白または黒の基準板を読み込む場合にも、画像読み取りデバイスには出力のゆらぎや、回路系のノイズなどがあり、出力信号のレベルが一定ではない。そのため、得られたリファレンスデータを用いても、適切に補正ができない場合が生じている。このような問題に対処するためには、センサ自体の改良が必要であるが、そのようなより高精度なセンサを大量に製造することは難しく、信号処理系での対処が望まれている。また、その対処も、大幅な構成部の追加や、大量のメモリの使用、大幅な制御方法の変更などを必要とせず、なるべく簡単にやりたいという要望がある。

【0004】したがって、本発明の目的は、メモリを大量に使用したり大幅な構成部の追加などを行うことなく、より簡単に適切なシェーディング補正リファレンスデータを獲得することができ、その結果適切なシェーディング補正が行えるようなスキャナ装置を提供することにある。また、本発明の他の目的は、適切なシェーディング補正リファレンスデータを獲得することができるような信号処理方法を提供することにある。

【0005】

【課題を解決するための手段】前記課題を解決するために、黒または白の基準板を複数回走査し、その平均を求めることにより安定したリファレンスデータを獲得するようにした。また、その平均値を求める際に、得られた信号を順次加算することにより、メモリを有効に利用するようにした。

【0006】したがって、本発明のスキャナ装置は、被読み取り媒体を走査する直前に、所定の基準画像を予め定めた所定回数走査するセンサ手段と、前記所定回数の前記所定の基準画像に対する走査による、前記センサ手段より出力される各信号の平均値を求める平均値算出手段と、前記検出された各信号の平均値を当該信号のリファレンスデータとしてシェーディング補正を行うシェーディング補正手段とを有する。前記所定の基準画像とは、好適には、前記センサ手段により走査可能な視野内であって、前記被読み取り媒体を走査可能な範囲外に設けられ、前記センサ手段の主走査方向の長さに相当する幅を有し、基準の黒色および白色を示す黒基準板および白基準板である。

【0007】好適には、前記平均値算出手段は、前記所定の基準画像に対する走査による前記センサ手段の各出力信号を順次累積し、前記所定回数の走査による当該各信号の累積値を求める累積手段と、前記累積された各信

号ごとの出力信号を前記走査回数で除して前記各信号の平均値を求める除算手段とを有する。また好適には、前記センサ手段が前記基準画像を走査して得られる各出力信号および前記リファレンスデータを記憶する記憶手段をさらに有し、前記センサ手段は、前記基準画像を走査して得られた出力信号の各信号を前記記憶手段の所定の記憶領域に各々記憶し、前記累積手段は、前記記憶手段の所定の記憶領域に記憶された前記走査による各出力信号を、前記記憶手段の所定の領域に記憶されているそれまでの当該所定の基準画像に対する走査による当該各出力信号の累積値にさらに累積し、該累積値を前記累積値が記憶されていた前記所定の領域に各々記憶する。

【0008】さらに好適には、前記センサ手段が前記基準画像を走査して得られる各出力信号および前記リファレンスデータのいずれかまたはその両方は、前記基準画像を走査した結果の信号としてあるいは前記リファレンスデータとして取り得ると規定される範囲の中で有効なビットのみが抽出されて記憶手段に記憶される。さらに好適には、前記記憶手段は、前記基準画像を走査して得られる各出力信号および前記リファレンスデータのいずれかまたはその両方の、前記有効なビットで示されたデータを記憶する前記各所定の記憶領域を、全体の記憶容量が少なくなるように、当該記憶手段の入出力に適した単位に係わらず順次積めて確保する。

【0009】また好適には、前記センサ手段は、所定周期の所定のライン期間に前記基準画像および前記被読み取り媒体に対する1ラインの走査を行うものであって、前記被読み取り媒体に対する走査を行う時には前記各ライン期間に順次走査を行い、前記基準画像に対する走査を行う時には、当該走査により得られた出力信号を前記累積手段による累積処理に供するのに必要な期間に相当するライン期間間隔をおいて、当該走査を行う。

【0010】また、本発明の信号処理方法は、画像入力装置のシェーディング補正回路で用いる黒または白のリファレンスデータを得るための方法であって、センサにより走査可能な視野内であって被読み取り媒体を走査可能な範囲外に、前記センサの主走査方向の長さに相当する幅を有し、基準の黒色および白色を示す黒基準板および白基準板の両方または一方を設け、前記被読み取り媒体を走査する直前に、要求に応じて前記黒基準板および前記白基準板の両方または一方を前記予め定めた所定回数走査し、前記黒基準板および白基準板に対して順次行われる走査により前記センサより出力される各信号を各々順次累積し、前記所定回数の走査により得られた前記各信号ごとの累積値を前記走査回数で除して前記各信号の平均値を当該信号のリファレンスデータとして求める。

【0011】

【発明の実施の形態】本発明の一実施の形態を図1～図6を参照して説明する。本実施の形態においては、本発

明に係わるシェーディング補正装置を搭載した本発明に係わるカラーキャナ装置について説明する。

【0012】まず、そのカラーキャナ装置1の構成・動作について説明する。図1はそのカラーキャナ装置1の主たる信号処理部の構成を示すブロック図である。カラーキャナ装置1は、ラインセンサ10、バッファ11、アナログ信号処理部20、ADコンバータ30、デジタル信号処理部40、外部メモリ50、システムコントローラ60を有する。また、アナログ信号処理部20は、相関二重サンプリング部(CDS)21、ゲインコントロール部(GC)22、マルチプレクサ(MPX)23およびAD変換リファレンス信号生成部(AD-ref)24を有し、デジタル信号処理部40は、デジタルクランプ処理部(DC)41、ピーク検出部(PD)42、シェーディング補正部(SC)43、 γ 補正部(γ C)44、レジスタ45およびメモリコントローラ(MC)46を有する。

【0013】ラインセンサ10は、カラーキャナ装置1の最大読み取り幅に相当する長さのセンサが3列配置された構造であり、各々R(レッド)、G(グリーン)、B(ブルー)の反射光を検出する。ラインセンサ10で得られた各信号は、バッファ11を介してアナログ信号処理部20に入力される。アナログ信号処理部20においては、まず、入力されたRGBの各信号に対して相関二重サンプリング部21において、相関二重サンプリング法により、CCDで生成される信号より、信号電流と暗電流のショット雑音以外のたとえば信号検出時のリセット雑音、熱雑音などのランダムノイズを低減する処理を行う。次に、ゲインコントロール部22でシステムコントローラ60からの信号に基づいてゲインコントロール処理を行う。そして、パラレルに得られたRG

Bの各信号をマルチプレクサ23で3倍の周波数で多重化し、1の信号としてアナログ信号処理部20より出力する。

【0014】アナログ信号処理部20より出力された信号はADコンバータ30でAD変換され、RGB各々10ビットのデジタル信号に変換される。なお、ADコンバータ30においては、アナログ信号処理部20のAD変換リファレンス信号生成部24で生成されたAD変換用のリファレンスデータに基づいて、AD変換処理を行う。デジタル信号に変換されたイメージ信号、デジタル信号処理部40に出力される。

【0015】デジタル信号処理部40に入力されたデジタルイメージ信号は、まずデジタルクランプ処理部41に入力される。デジタルクランプ処理部41は、入力された信号のオプティカルブラック部分の信号を取得し、イメージ信号の黒レベルとして設定する。次に、ピーク検出部42において、入力された基準信号の所定の部分のピークレベルを検出する。検出されたピーク値は、レジスタ45を介してシステムコントローラ60に入力され、ゲインコントロール部22に対するゲイン制御に供される。

【0016】次に、シェーディング補正部43においてシェーディング補正を行う。このシェーディング補正は、レジスタ45にシステムコントローラ60よりセットされているフラグWCOR、BCOR、および、外部メモリ50に記録されている黒リファレンスデータDbおよび白リファレンスデータDwに基づいて、表1に示すような各補正式に従って行う。

【0017】

【表1】

WCOR	BCOR	補正式
0	0	D_i (実質的に補正を行わない)
0	1	$D_i - D_b$
1	0	$(D_i / D_w) \times 1023$
1	1	$(D_i - D_b) / (D_w - D_b) \times 1023$

【0018】このようにシェーディング補正が行われた画像信号に対して、 γ 補正部44で、所望の出力レベルの特性を有する出力信号が得られるように、外部メモリ50に記憶されている γ データを参照して γ 補正を行う。

【0019】 γ 補正の終了した画像信号は、デジタル信

号処理部40の後段に設けられた任意の装置により所望の処理が行われ、カラーキャナ装置1より出力される。本実施の形態においては、得られたイメージデータはSCSIのコントローラに入力され、カラーキャナ装置1が接続されているパーソナルコンピュータなどの上位装置に転送される。

【0020】デジタル信号処理部40内に設けられているレジスタ45は、デジタル信号処理部40のデジタルクランプ処理部41、ピーク検出部42、シェーディング補正部43および γ 補正部44の動作について、各処理の指示およびその処理の終了を検知するためのフラグ、その処理の内容・処理モードなどを指示するためのフラグ、その処理に用いられるデータ、途中経過のデータ、処理結果のデータなどが、適宜セットされるレジスタである。すなわち、後述するシステムコントローラ60は、このレジスタ45の所定のフラグをセットすることにより、デジタル信号処理部40の各処理部に所定の処理を指示し、またレジスタ45の所定のフラグの変化を検出しその処理の終了を検知する。したがって、このレジスタ45のデータおよびフラグは、前記デジタル信号処理部40内の各処理部と、システムコントローラ60により適宜セットあるいはリセットされる。

【0021】デジタル信号処理部40のメモリコントローラ46は、デジタル信号処理部40の各部の要求に応じて、外部メモリ50より要求されたデータを読み出したり、また外部メモリ50に要求されたデータを書き込んだりする。たとえば、シェーディング補正部43においてシェーディング補正の時に用いるリファレンスデータの外部メモリ50からの読み出しや、そのリファレンスデータを生成する過程のデータの外部メモリ50への書き込みおよび読み出し、また、 γ 補正部44において γ 補正を行う時の γ データの外部メモリ50からの読み出しなどが、このメモリコントローラ46を介して行われる。

【0022】外部メモリ50は、前述したように、デジタル信号処理部40における種々の処理に必要なデータや、処理途中のデータなどが記憶されるメモリであり、前述したように、たとえば、シェーディング補正部43で用いられるシェーディング補正のリファレンスデータ、および、 γ 補正部44で用いられる γ データなどが記録されている。また、シェーディング補正のリファレンスデータを求める際には、この外部メモリ50に適宜処理途中のデータが記憶される。

【0023】システムコントローラ60は、カラーキャナ装置1の各部が同期して全体として所望の動作を行うように、カラーキャナ装置1の各部を制御する。またシステムコントローラ60は、図示せぬインターフェイス部を介して、カラーキャナ装置1が接続されているパーソナルコンピュータなどの上位装置と通信を行い、その上位装置などの要求に応じた動作をカラーキャナ装置1が行うように各部を制御する。

【0024】次に、本発明に係わる、シェーディング補正部43におけるシェーディング補正に用いるリファレンスデータの獲得方法について説明する。前述したように、シェーディング補正部43においては、外部メモリ50に記録されている黒リファレンスデータD_bおよび

白リファレンスデータD_wに基づいてシェーディング補正を行う。そして、その白、黒各リファレンスデータの獲得は、1のスキニング動作ごとに、その実際の被読み取り媒体に対するスキニング動作の直前に行う。その方法は、カラーキャナ装置1の被読み取り媒体を読み取る視野外に設けられた白基準板および黒基準板を読み取り、その時の読み取り信号のレベルを用いて白の基準レベルすなわち白リファレンスデータ、および、黒の基準レベルすなわち黒リファレンスデータを決定する。その際、より精度の高いリファレンスデータを得るために、白基準板に対する走査および黒基準板に対する走査を複数回行い、その平均レベルを求めて黒リファレンスデータおよび白リファレンスデータとする。

【0025】以下、その黒および白のリファレンスデータの獲得方法を具体的に説明する。まず、黒および白のリファレンスデータの獲得のために用いられ、またその獲得したリファレンスデータが記憶される外部メモリ50について説明する。図2は、外部メモリ50の領域の割り当てを示す図である。外部メモリ50は、1ワードが1バイト（8ビット）でこの8ビットごとに、アドレスが付与されており、アクセスできるように構成されている。そのアドレス#000～#BFFまでの間は、 γ 補正部44で行う γ 補正で用いる γ データが記録されている。シェーディング補正のためのリファレンスデータの獲得および記憶のためには、それに連なるアドレス#C00以降の領域を用いる。

【0026】外部メモリ50のシェーディング補正リファレンスデータの領域は、1画素（ピクセル）に対するデータの処理および記憶に12ワードを用いる。すなわち、アドレス#C00以降の領域は、12ワードごとに区切られて、各々1つのピクセルに対する処理に供される。

【0027】また、スキニングに際して有効なリファレンスデータが記憶されるピクセルの数は、被読み取り媒体の主走査方向の長さにより決定される。通常、これは、カラーキャナ装置1の上位のパーソナルコンピュータなどに作業者により設定されたその読み取り幅に基づいて、パーソナルコンピュータからカラーキャナ装置1のシステムコントローラ60に対してスキニング動作の読み取り幅を制御する信号が入力され、これに基づいて規定される。したがって、外部メモリ50は、カラーキャナ装置1の最大読み取り幅が指定された場合、すなわちラインセンサ10をフルで使用した場合でも、その主走査方向の画素数分のリファレンスデータを記憶可能な容量を有する。

【0028】前述した1つのピクセルに対する処理に供される12ワードは、さらに4ワードごとに、各々そのピクセルのR、G、Bの各信号に対するリファレンスデータを獲得するまた記憶するための領域として供される。そして、その4ワードは、2ワードのベースエリア

と、2ワードのワークエリアとして用いられる。ベースエリアは、最終的に黒および白のリファレンスデータを記憶するとともに、読み取ったデータを一時的にバッファリングする領域として使用される。画像の読み取りの際には、前述したように各ピクセルは10ビットのデータとして得られるが、この白リファレンスデータおよび黒リファレンスデータは、各々9ビットおよび7ビットで記憶される。

【0029】これは、白リファレンスデータについては、白基準板を走査して得られる信号のレベルおよび最終的に得られる白リファレンスデータは、少なくともダイナミックレンジの $1/2$ (50%) より上のデータが得られるものと考え、その場合に1に固定される最上位の1ビットを記憶しないようにしたものである。また、黒リファレンスデータについては、黒基準板を走査して得られる信号のレベルおよび最終的に得られる黒リファレンスデータは、少なくともダイナミックレンジの $1/8$ (12.5%) より下のデータが得られるものと考え、その場合に0に固定される上位の3ビットを記憶しないようにしたものである。

【0030】そして、7ビットの黒リファレンスデータは、図示のごとくベースエリアの第1ワードのLSBからの7ビットに配置される。また、9ビットの白リファレンスデータは、その下位8ビットがベースエリアの第2ワードに、最上位の1ビットがベースエリアの第1ワードの最上位に配置される。ワークエリアは、リファレンスデータを獲得する過程において、加算データをバッファリングする領域として使用される。

【0031】次に、実際のリファレンスデータの獲得方法について説明する。なお、前述したリファレンスデータの獲得のための、黒および白の基準板の走査回数は、本実施の形態においては4回とする。すなわち、4ライン分のデータの平均値を求めてリファレンスデータを求める場合について説明する。図3は、リファレンスデータの獲得の処理を示すタイムチャートである。図3に示すように、黒または白の基準板を走査する処理aと、その結果得られた信号を累積する処理bとを、走査するライン数分、すなわち4回繰り返す(処理 $a_1 \sim a_4$ 、 $b_1 \sim b_4$)、その後、得られた累積値に基づいて最終的にリファレンスデータを算出する処理cを行うことにより、黒または白のリファレンスデータを得ることができる。

【0032】図3において、信号VAはラインセンサ10におけるライン期間を示す信号であり、スキヤニング動作が開始されると、ラインセンサ10は信号VAに示すような所定のタイミングで順次走査を行う。信号φROGはそのライン期間を示すための同期信号である。また、信号BWMODAはその期間が前述した処理aの期間であることを示す信号、信号BWMOBはその期間が前述した処理bの期間であることを示す信号、信号

BWMODCはその期間が前述した処理cの期間であることを示す信号である。また、図3において、メモリ周辺信号は、各処理a～cの期間に外部メモリ50がアクセスされている状態を示しているものであり、その詳細については図4～図6を参照して説明する。

【0033】図3に示すように、第1のライン期間にラインセンサ10で検出された信号を取り込む1回目の処理 a_1 を行うと、第2のライン期間から第4のライン期間までの3ライン期間を費やして、得られた信号を累積する処理 b_1 を行う。そして続けて、ラインセンサ10で検出された信号を取り込む2回目の処理 a_2 を第5のライン期間に行い、第6～第7の3ライン期間にその信号を累積する処理 b_2 を行う。以下同様に、3回目および4回目のラインセンサ10で検出された信号を取り込む処理 a_3 、 a_4 を、第9および第13のライン期間に行い、第10～第12、第14～第16の各3ライン期間にその信号を累積する処理 b_3 、 b_4 を行う。

【0034】これらの処理が終了したら、第18～第20のライン期間の間に、得られた累積値に基づいて最終的にリファレンスデータを算出する処理cを行う。このような一連の手順により、実際のデータを読み取る前にリファレンスデータを獲得する。なお、黒リファレンスデータおよび白リファレンスデータ各々について、図3に示すような処理を行う必要があるため、両方を行う場合にはこれを2回繰り返すことになる。

【0035】次に、各処理a～cについて図4～図6を参照して詳細に説明する。なお、図4～図6において、信号CLKはカラスキャナ装置1のデジタル信号処理部40における基本動作クロック、信号XMCEは外部メモリ50に対するチップセレクト信号、信号XMWE(B)は黒リファレンスデータを獲得するための動作時の外部メモリ50に対するライトイネーブル信号、信号XMWE(W)は白リファレンスデータを獲得するための動作時の外部メモリ50に対するライトイネーブル信号、信号XMOEは外部メモリ50のアウトプットイネーブル信号、信号MADRは外部メモリ50に対するアドレス、信号MDATは外部メモリ50に対する入出力データを各々示す。なお、信号XMCE、XMWE、XMOEは、各々アクティブローの信号である。また、図4～図6においては、各画素に対する処理ごとに周期番号を付し、これを参照して処理を説明する。

【0036】まず、図4を参照して、黒または白の基準板を走査し、各ピクセルごとのRGB各信号を獲得する動作について説明する。まず、黒の基準板を走査して各ピクセルごとのRGBの各信号を獲得する動作について説明する。まず、1回目の黒基準板の走査に先立って、外部メモリ50の各ピクセルの各色信号の各ワークエリアをクリアしておく。

【0037】そして、ラインセンサ10より黒基準板の走査が開始されると、第1ピクセルのR、G、B信号、

第2ピセルのR、G、B信号の順に信号が入力されてくる。そこで、まず、第1ピセルのR信号のベースエリアの第1ワード（アドレス#C00）を読み出し（周期0、1）、そのMSBは保護した状態で下位7ビットに得られた信号の下位7ビットを書き込み、MSBをも含めた8ビットを再び外部メモリ50のアドレス#C00に書き込む（周期2）。黒リファレンスデータを得る場合には、そのデータは7ビットでベースエリアの第2ワード（アドレス#C01）にデータを書き込む必要はないので、周期3は処理を行わない。

【0038】次に、第1ピセルのG信号のベースエリアの第1ワード（アドレス#C04）を読み出し（周期4、5）、そのMSBは保護した状態で下位7ビットに得られた第1ピセルのG信号の下位7ビットを書き込み、MSBをも含めた8ビットを再び外部メモリ50のアドレス#C04に書き込む（周期6）。さらに、第1ピセルのB信号のベースエリアの第1ワード（アドレス#C08）を読み出し（周期8、9）、そのMSBは保護した状態で下位7ビットに得られた第1ピセルのB信号の下位7ビットを書き込み、MSBをも含めた8ビットを再び外部メモリ50のアドレス#C08に書き込む（周期10）。

【0039】次に、第2ピセルの信号が入力されるので、第1ピセルの場合と同様に、まずR信号のベースエリアの第1ワード（アドレス#C0C）を読み出し、MSBは保護した状態で下位7ビットに得られた信号の下位7ビットを書き込み、全8ビットを再び外部メモリ50のアドレス#C0Cに書き込む。以後同様に、第2ピセルのG、B信号、および第3ピセル以下の信号を、外部メモリ50の各信号に対応した領域のベースエリアの第1ワードの下位7ビットにセットしてゆく。これにより、黒基準板を走査して各ピセルごとの信号を獲得することができる。

【0040】次に、白の基準板を走査して各ピセルごとのRGBの各信号を獲得する動作について説明する。この場合も、1回目の白基準板の走査に先立って、外部メモリ50の各ピセルの各色信号の各ワークエリアをクリアしておく。そして、ラインセンサ10より白基準板の走査が開始されると、第1ピセルのR、G、B信号、第2ピセルのR、G、B信号の順に信号が入力されてくる。そこで、まず、第1ピセルのR信号のベースエリアの第1ワード（アドレス#C00）を読み出し（周期0、1）、その下位7ビットは保護した状態で最上位のビットに得られた信号のLSB（ビット0）をセットし、下位7ビットを含めた8ビットを再び外部メモリ50のアドレス#C00に書き込む（周期2）。続いて、得られた信号のビット1からビット8までの8ビットの信号を、外部メモリ50のアドレス#C01に書き込む（周期3）。

【0041】次に、第1ピセルのG信号のベースエリ

アの第1ワード（アドレス#C04）を読み出し（周期4、5）、その下位7ビットは保護した状態で最上位ビットに得られた第1ピセルのG信号のLSBを書き込み、全8ビットを再びアドレス#C04に書き込む（周期6）。また、得られた信号のビット1からビット8までの8ビットの信号を、アドレス#C05に書き込む（周期7）。さらに、第1ピセルのB信号のベースエリアの第1ワード（アドレス#C08）を読み出し（周期8、9）、その下位7ビットは保護した状態でMSBに得られた第1ピセルのB信号のLSBを書き込み、全8ビットを再び外部メモリ50のアドレス#C08に書き込む（周期10）。また、得られた信号のビット1からビット8までの8ビットの信号を、外部メモリ50のアドレス#C09に書き込む（周期11）。

【0042】次に、第2ピセルの信号が入力されるので、第1ピセルの場合と同様に、まずR信号のベースエリアの第1ワード（アドレス#C0C）を読み出し、下位7ビットは保護した状態でMSBに得られた信号のLSBを書き込み、全8ビットを再び外部メモリ50のアドレス#C0Cに書き込む。また、得られた信号のビット1からビット8までの8ビットの信号を、外部メモリ50のアドレス#C0Dに書き込む。以後同様に、第2ピセルのG、B信号、および第3ピセル以下の信号を、外部メモリ50の各信号に対応した領域のベースエリアの第1ワードのMSBおよび第2ワードにセットしてゆく。これにより、白基準板を走査して各ピセルごとの信号を獲得することができる。

【0043】このような処理を、黒リファレンスデータを取り込む場合、白リファレンスデータを取り込む場合の各々の、第1、第5、第9および第13のライン期間において行うことにより、4ライン分の黒基準板および白基準板からの信号が得られる。

【0044】次に、図5を参照して、黒または白の基準板を走査して得られた信号を累積する処理bについて説明する。まず、黒の基準板を走査して得られた信号の累積処理について説明する。まず、第1ピセルのR信号のワークエリア（アドレス#C02、#C03、）の2ワードの信号を読み出す（周期0～3）。次に、そのベースエリアの第1ワード（アドレス#C00）の信号を読み出し、その下位7ビットに格納されている現走査により黒基準板より得られた信号を、ワークエリアの2ワードに記憶されていた信号に加算する（周期4、5）。なお、ワークエリアの信号は、第1ワードが下位、第2ワードが上位の16ビットのデータとして扱う。また、黒リファレンスデータに対する処理の場合には、そのデータは7ビットでベースエリアの第1ワードのみに記憶されているので、第2ワードを読み込む必要はなく、周期6、7は処理を行わない。そして、加算結果を、再びワークエリア（アドレス#02、#C03）に書き込む（周期8～11）。これにより、第1ピセルのR信号

に関して、ベースエリアに記憶されていた現走査により得られた信号が、ワークエリアのデータに加算された。

【0045】次に、第1ピクセルのG信号に対して同様の処理を行う。まず、ワークエリア（アドレス#C06、#C07）の信号を読み出し、次に、ベースエリアの第1ワード（アドレス#C04）の信号を読み出し、その下位7ビットに格納されている信号を、ワークエリアから読み出した信号に加算する。そして、加算結果を再びワークエリア（アドレス#06、#C07）に書き込む。さらに、第1ピクセルのB信号に対しても、ワークエリア（アドレス#C0A、#C0B）およびベースエリアの第1ワード（アドレス#C08）を読み出し、ベースエリアの第1ワードの下位7ビットに格納されている信号とワークエリアから読み出した信号を加算し、結果を再びワークエリア（アドレス#0A、#C0B）に書き込む。以後同様に、第2ピクセルのR、G、Bの各信号および第3ピクセル以下の信号に対しても、ベースエリアの第1ワードの下位7ビットをワークエリアのデータに加算してゆく。これにより、黒基準板を走査して得られた信号を累積することができる。

【0046】次に、白の基準板を走査して得られた信号の累積処理について説明する。まず、第1ピクセルのR信号のワークエリア（アドレス#C02、#C03）の2ワードの信号を読み出す（周期0～3）。次に、そのベースエリア（アドレス#C00、#C01）の2ワードの信号を読み出す（周期4～7）。そして、ベースエリアの第1ワードのMSBから得たデータをLSB（ビット0）、ベースエリアの第2ワードから得たデータをビット1～8とする9ビットのデータを、ワークエリアの2ワードに記憶されていた信号に加算する（周期4～7）。そして、加算結果を再びワークエリア（アドレス#02、#C03）に書き込む（周期8～11）。これにより、第1ピクセルのR信号に関して、ベースエリアに記憶されていた現走査により得られた信号が、ワークエリアのデータに加算された。

【0047】次に、第1ピクセルのG信号に対して同様の処理を行う。まず、ワークエリアの信号（アドレス#C06、#C07）を読み出し、次に、ベースエリアの信号（アドレス#C04、#C05）を読み出し、それから得られる前述したような9ビットの信号を、ワークエリアから読み出した信号に加算する。そして、加算結果を再びワークエリア（アドレス#06、#C07）に書き込む。さらに、第1ピクセルのB信号に対しても、ワークエリア（アドレス#C0A、#C0B）およびベースエリア（アドレス#C08、#C09）を読み出し、ベースエリアから得られる信号とワークエリアから読み出した信号を加算し、結果を再びワークエリア（アドレス#0A、#C0B）に書き込む。以後同様に、第2ピクセルのR、G、Bの各信号および第3ピクセル以下の信号に対しても、ベースエリアの第1ワードのMS

Bおよび第2ワードから生成されるデータをワークエリアのデータに加算してゆく。これにより、白基準板を走査して得られた信号を累積することができる。

【0048】このような処理を、黒リファレンスデータを取り込んだ直後、白リファレンスデータを取り込んだ直後の各々の、第2～第4、第6～第8、第10～第12および第14～第16の各ライン期間において行うことにより、4ライン分の黒基準板および白基準板からの信号の累積値が得られる。

【0049】そして最後に、図6を参照して、黒または白の基準板を走査して得られた信号の累積値に基づいて最終的にリファレンスデータを算出する処理cについて説明する。まず、第1ピクセルのR信号のワークエリア（アドレス#C02、#C03、）の2ワードの信号を読み出す（周期0～3）。次に、そのベースエリアの第1ワード（アドレス#C00）の信号を読み出す（周期4、6）。そして、ベースエリアから得た信号の、MSBを保護した状態で、下位7ビットに、ワークエリアから得られた信号を2ビット右にシフトした（4で割った）データのさらに下位の7ビットのデータを書き込み、MSBをも含めた8ビットを再び外部メモリ50のアドレス#C00に書き込む（周期8、9）。

【0050】なお、黒リファレンスデータに対する処理の場合には、最終的に必要なデータは7ビットでありベースエリアの第1ワードのみに記憶すればよいので、第2ワードを読み込む必要はなく、周期6、7、および、周期10、11の処理を行わない。これにより、第1ピクセルのR信号に関して、ワークエリアに記憶されていた累積値を4で割った値の黒リファレンスデータ、すなわち4ライン分のデータの平均値である黒リファレンスデータが得られ、ベースエリアの第1ワードの下位7ビットに記憶された。

【0051】次に、第1ピクセルのG信号に対して同様の処理を行う。まず、ワークエリア（アドレス#C06、#C07）の信号を読み出し、ベースエリアの第1ワード（アドレス#C04）の信号を読み出し、MSBを保護しておいてその下位7ビットに、ワークエリアから得られた信号を2ビット右シフトしたデータの下位7ビットのデータをセットする。そして、MSBをも含めたその8ビットのデータを、再びベースエリア（アドレス#04）に書き込む。さらに、第1ピクセルのB信号、および、第2ピクセル以下の各R、G、Bの信号に対しても同様の処理を行い、得られたリファレンスデータをベースエリアの下位7ビットにセットしてゆく。これにより、黒リファレンスデータを獲得し記憶することができる。

【0052】次に、白のリファレンスデータを得る処理について説明する。まず、第1ピクセルのR信号のワークエリア（アドレス#C02、#C03、）の2ワードの信号を読み出す（周期0～3）。次に、そのベースエ

リア（アドレス#C00，#C01）の2ワードの信号を読み出す（周期4～7）。そして、ワークエリアから得られた信号を2ビット右にシフトし（4で割った）、その下位の9ビットのデータを抽出し、このデータのLSBを読み出したベースエリアの第1ワードのデータのMSBにセットし、残りの8ビットのデータをベースエリアの第2ワードのデータとし、これらのベースエリアのデータを再び外部メモリ50のアドレス#C00，#C01に書き込む（周期8～11）。これにより、第1ピクセルのR信号に関して、ワークエリアに記憶されていた累積値を4で割った値の白リファレンスデータ、すなわち4ライン分のデータの平均値である白リファレンスデータが得られ、ベースエリアの第1ワードおよび第2ワードに記憶される。

【0053】次に、第1ピクセルのG信号に対して同様の処理を行う。まず、ワークエリア（アドレス#C06，#C07）の信号を読み出し、ベースエリア（アドレス#C04，#C05）の信号を読み出し、ワークエリアから得られた信号を2ビット右シフトしたデータの下位9ビットのデータを、前述したようにベースエリアの第1ワードおよび第2ワードにセットする。そして、得られたベースエリアのデータを、再びベースエリア（アドレス#C04，#C05）に書き込む。さらに、第1ピクセルのB信号、および、第2ピクセル以下の各R，G，Bの信号に対しても同様の処理を行い、得られた白リファレンスデータをベースエリアにセットしてゆく。これにより、白リファレンスデータを獲得し記憶することができる。

【0054】このような処理を、黒リファレンスデータおよび白リファレンスデータについて、各々4ライン分のデータを取り込み累積した後の第18～第20のライン期間において行うことにより、4ライン分の黒基準板および白基準板からの信号の累積値を平均化した黒リファレンスデータおよび白リファレンスデータを獲得することができる。

【0055】このように、本実施の形態のカラーキャナ装置1によれば、シェーディング補正のために、黒または白の基準板を複数回走査し（本実施の形態においては4回）、その平均値を求めることによりリファレンスデータを求めている。したがって、リニアセンサの特性であるゆらぎや、回路計のノイズなどに影響を少なくした、より適切なリファレンスデータを獲得することができる。また、その平均値を求めるために、1ライン走査するごとに得られたデータを累積していくようにしているので、走査するラインの回数がいくら増えようと、そのリファレンスデータを獲得するための処理に必要なメモリ容量は一定で済む。換言すれば、リファレンスデータを獲得するための基準板の走査回数は、任意に決定することができる。

【0056】また、リファレンスデータは、10ビット

のイメージデータに対して、リファレンスデータの取得範囲を考慮して、黒リファレンス7ビット、白リファレンス9ビットで表現している。したがって、リファレンスデータを記憶するメモリの容量を少なくすることができる。さらに、1バイトのデータ中の所望のビットを保護しながら、適宜データの書き込みが行えるようにしているので、その9ビットの白リファレンスデータと7ビットの黒リファレンスデータとを2バイトの中にビット単位で区切って記憶することができる。その結果、リファレンスデータを記憶するメモリ容量をより一層少なくすることができる。

【0057】なお、本発明は本実施の形態に限られるものではなく、種々の改変が可能である。たとえば、前述した本実施の形態においては、黒および白のリファレンスデータを取得するために、黒および白の基準板を各々4回走査し、その平均値を求めている。しかし、この走査回数は4回に限られるものではなく、任意の回数でよい。ただし、8回、16回、32回というような2の累乗回数であれば、平均値を求める処理をビットシフトによってのみ行うことができるので好適である。

【0058】また、この繰り返し走査を行う場合には、ラインセンサ10を静止させた状態で複数回スキャンをしても、通常の動作と同じように副走査方向にラインセンサを移動させながら複数ライン分のデータを取り込んでもよい。

【0059】また、本実施の形態においては、画像データの各ピクセルは10ビットデータとして表されるものとしたが、たとえば8ビット、16ビット、24ビットなどの任意のビットでよい。また、外部メモリ50の構成も、本実施の形態においては1ワード1バイト構成であったが、1ワード2バイト構成、4バイト構成など、任意の構成でよい。また、白リファレンスデータおよび黒リファレンスデータの記憶ビット幅も、9ビット、7ビットに限られるものではなく、任意のビット幅でよい。

【0060】

【発明の効果】以上説明したように、本発明によれば、適切なリファレンスデータをメモリ領域を節約しながら適切に求めることができる。したがって、適切なシェーディング補正が行え、適切な画像データが入力できるようなキャナ装置を提供することができる。

【図面の簡単な説明】

【図1】本発明の一実施の形態のカラーキャナ装置の主たる信号処理部の構成を示すブロック図である。

【図2】図1に示したカラーキャナ装置の外部メモリの領域の割り当てを示す図である。

【図3】リファレンスデータの獲得の処理を示すタイムチャートである。

【図4】黒または白の基準板を走査する処理aの手順を示すタイムチャートである。

【図5】黒または白の基準板を走査して得られた信号を累積する処理bの手順を示すタイムチャートである。

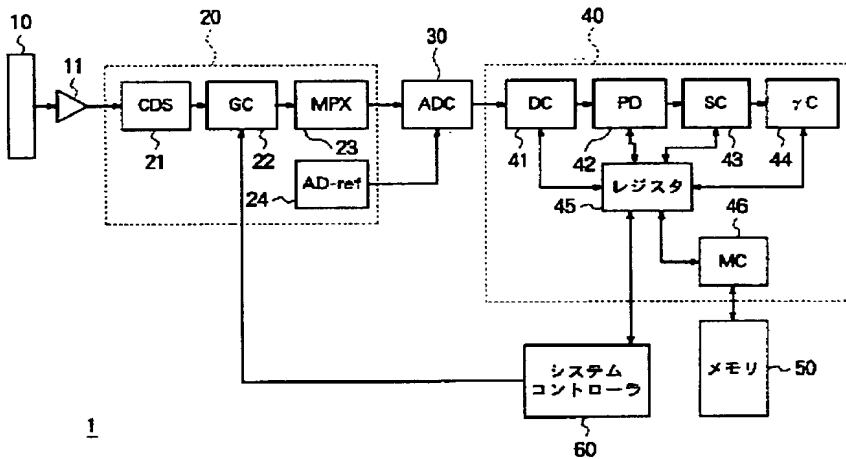
【図6】黒または白の基準板を走査して得られた信号の累積値に基づいて、最終的にリファレンスデータを算出する処理cの手順を示すタイムチャートである。

【符号の説明】

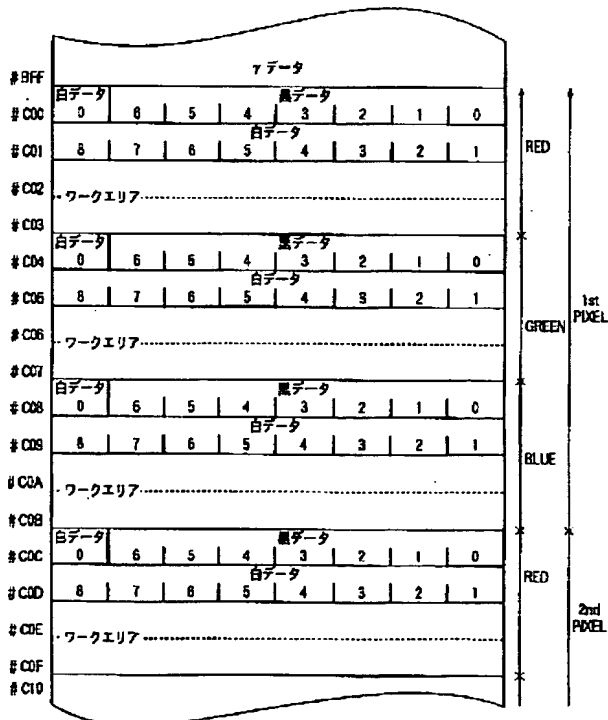
1…カラーセンサ装置、10…ラインセンサ、11…バッファ、20…アナログ信号処理部、21…相関二重

サンプリング部、22…ゲインコントロール部、23…マルチプレクサ、24…AD変換リファレンス信号生成部、30…ADコンバータ、40…デジタル信号処理部、41…デジタルクランプ処理部、42…ピーク検出部、43…シェーディング補正部、44… γ 補正部、45…レジスタ、46…メモリコントローラ、50…外部メモリ、60…システムコントローラ

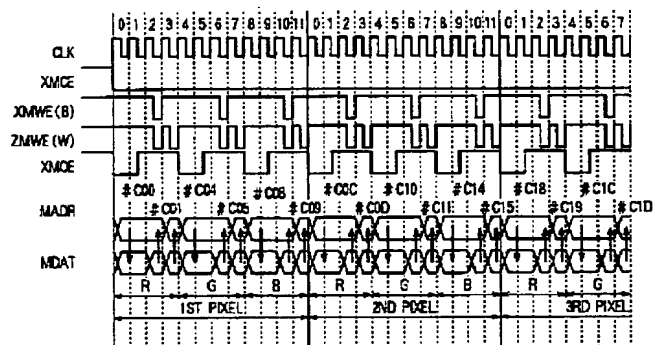
【図1】



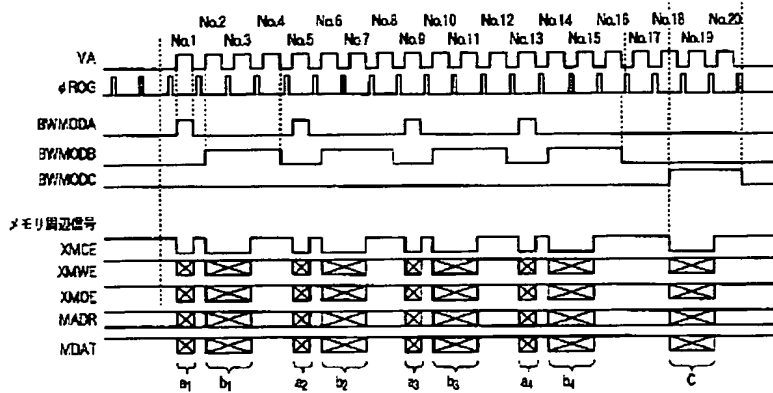
【図2】



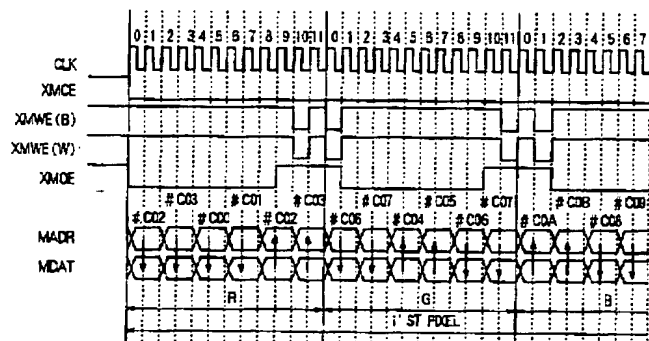
【図4】



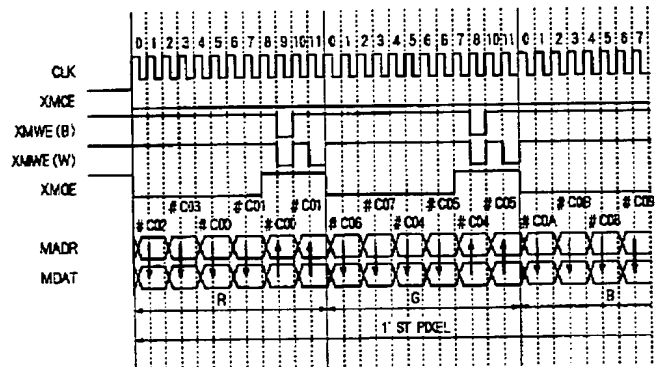
【図3】



【図5】



【図6】



This Page Blank (uspto)